



2-1 LSI設計の動向 (ASIC、FPGA、CPU、GPU等)

サクセス インターナショナル株式会社

<https://www.success-int.co.jp/>

LSI設計技術部長: 小川 公裕

Ogawa-Kimihiro@success-int.co.jp

<https://www.success-int.co.jp/ogawa-kimihiro/>

目次

2-1 LSI設計の動向 概要	page		page
目次	002	3. CPUとGPU	040
1. 半導体産業動向	003	1. CPU	041
1. 半導体産業動向	004	2. メモリ	049
2. データセンター	008	3. GPU	061
3. 自動運転	009	4. LSIの用途	065
4. IoT	012	1. AI	066
5. AI	016	2. CMOSセンサ	072
2. SoC 或いは SystemLSI	020	5. 付録 AI関連記事	082
1. CMOS	021	6. 付録 量子コンピュータ	086
2. SoC	028	1. 量子コンピュータ概要	087
3. ASIC	032	2. 量子暗号	092
4. セミカスタム	034	3. RSA暗号化	096
		7. 受講者への課題	103



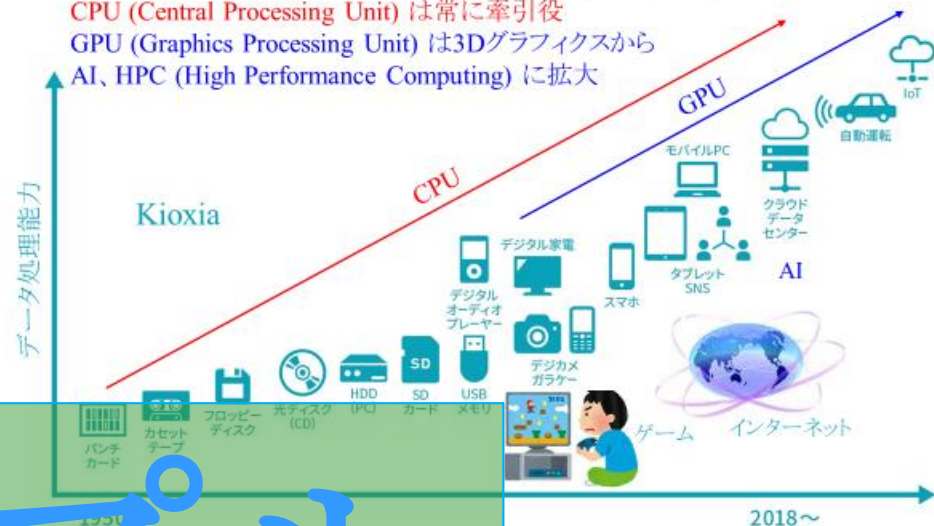
1.1 LSI開発を牽引する製品の推移

デジタル化&大規模化により製品開発⇨LSI開発 となった。

CPU (Central Processing Unit) は常に牽引役

GPU (Graphics Processing Unit) は3Dグラフィックスから

AI、HPC (High Performance Computing) に拡大



サンプル

Aug. 25. 2021

1-2 LSI設計の動向 2021

4

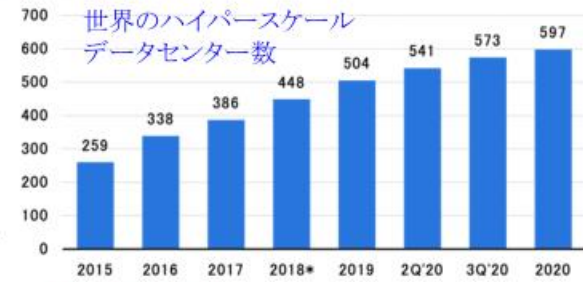


Amazon
データセンター

1.2 データセンター 世界で増強

企業が自前の計算機サーバー構築からクラウド利用へと大きく移行しつつある。繁閑差の大きい業務では効果も大きい。
例 LSI設計検証

2020年にハイパースケールデータセンターが全世界で597に達した。その39%が米国にあり、10%は中国にある。Amazon、Microsoft、Googleで全体の半数以上を占める。この3社に加え、Oracle、Alibaba、Facebookも2020年に活発にデータセンターの開設を進めた



1.4 エッジコンピューティング



エッジコンピューティング Edge Computing

- IoT端末などのデバイスや、その近くのサーバでデータ処理・分析を行う**分散処理**。エッジ側でデータの処理を行うためリアルタイム性が高く負荷が分散。ローカル処理→クラウド処理→両者の併用と必然的な流れ。端末が単なるディスプレイではなく、**ローカルな頭脳**として働く。エッジコンピュータの物理的な置き場所はクラウド側、手許側両方があり得る。例えば大型チェーンの本部に繋がる各店舗のPCやタブレット等。



Aug 25 2021

1-2 LSI設計の動向 2021

1.5 AI活用のトレンド

- 自然言語**による対話サービス
 - ✓ スマートスピーカー、チャットボット、ペッパー君 (残念ながら生産中止)
- 画像認識**
 - ✓ 年齢性別を推定、トレイ上の商品を自動会計、監視カメラ、道路状況認識
- 専門家の**知的業務支援**
 - ✓ RPA (Robotic Process Automation) 定型的デスクワークをロボットが代行、医療画像から癌を発見、生命保険の支払審査、AIトレード、ニュース原稿の自動作成
- 知的行動**ロボット**
 - ✓ 熟した実を収穫する農業ロボット、製品チェックロボット、高齢者の見守りロボット
- 人間を取り巻く**環境制御**
 - ✓ Googleのデータセンター AI空調調整で消費電力を40%削減、渋滞最小化交通システム、ICUでの病変予測、インフラ監視へのAI応用

ICU: Intensive Care Unit

Aug 25 2021

1-2 LSI設計の動向 2021

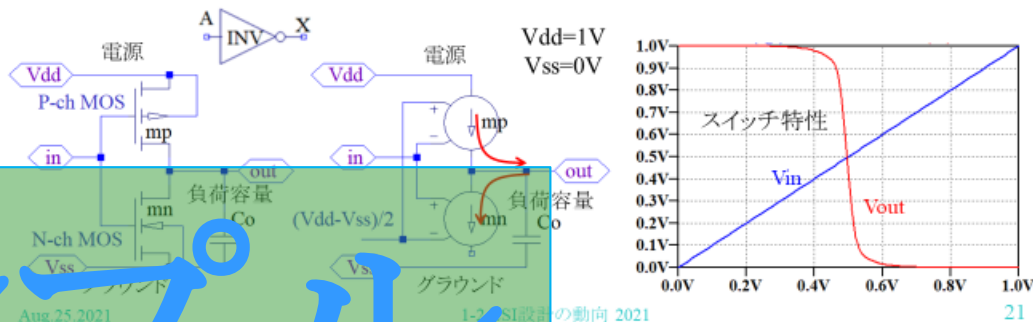
18

2.1 CMOS回路はスイッチ

CMOS: Complementary Metal Oxide Semiconductor



- 現在主流の大規模LSI (SoCやシステムLSI) はほぼ全てCMOS回路である。
- 左下に基本回路であるインバータ (INV) を示す。これは中下のスイッチ回路と見做せる。mp:PMOS と mn:NMOS が相補的 (片方がONならもう一方はOFF) に動作するので直流電流が流れず**低消費電力**である。これがCMOSが主流となった最大の理由。
- 下の回路に入力電圧 V_{in} を加えると、負荷抵抗上に V_{out} の出力電圧が得られる。 $V_{in} < 0.5V$ では $V_{out} = 1V$ 、 $V_{in} > 0.5V$ では $V_{out} = 0V$ となるのだが、 $V_{in} = 0.5V$ 付近の特性は理想的とはならず、有限の傾きを持つ。
- つまり、**大規模LSIとは大規模スイッチ回路**と考えて差し支えない。



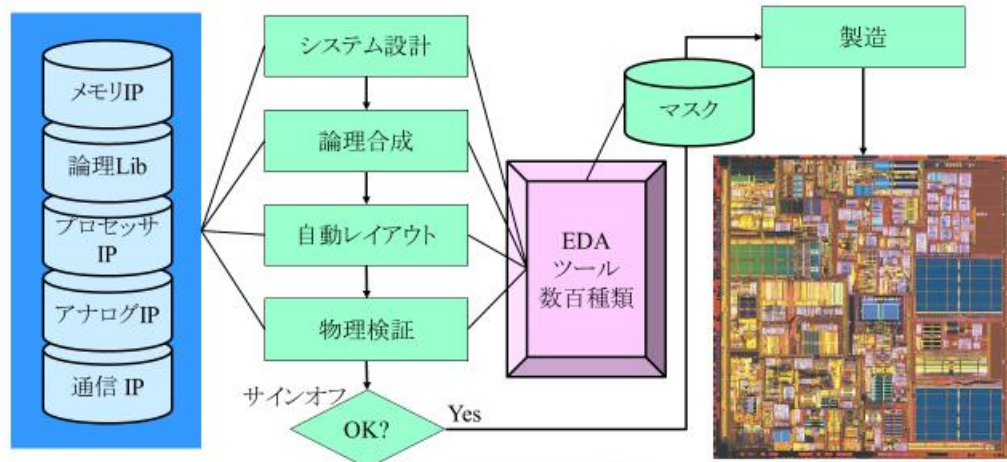
Aug 25 2021

1-2 LSI設計の動向 2021

21

2.2 単純化した SoC設計フロー

- 設計データは **回路 (ブロック) 図 + 設計言語** 今やソフトウェア開発スタイルに近い
- 巨大なチップの短期開発には **潤沢な IP、ライブラリー資産 + 高度に発達したEDA** が不可欠。EDA: Electronic Design Automation



Aug 25 2021

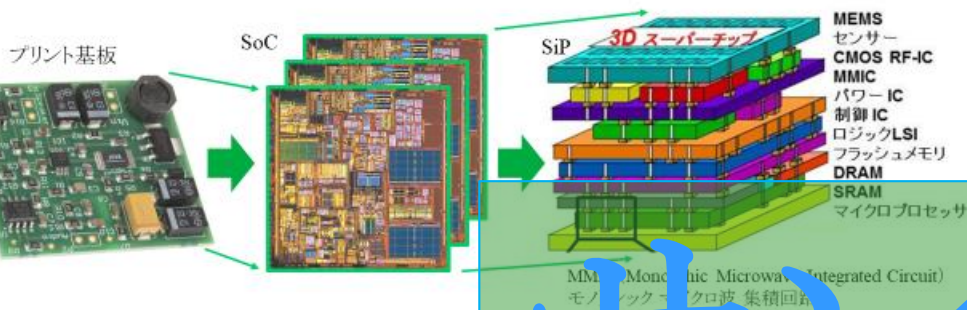
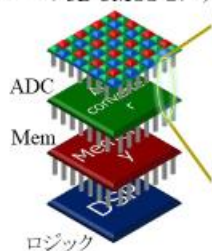
1-2 LSI設計の動向 2021

30

2.3 ASIC: 特定用途向けIC

- **ASIC: Application Specific Integrated Circuit**
- IC開発は元々部品回路を汎用ICとして作る事から始まった。
- LSIの大規模化に伴い、それまでプリント基板上で作っていた特定用途向きの回路が1チップ化 (SoC) される様になり、特定用途向きのLSIが増えて来た。
- 現在でもメモリやセンサ、プロセッサ等汎用品も健在だが、それも3次元実装技術の発展で SiP(System in Package) と、見た目には1個のLSIにしか見えない集約方向に、さらに進んでいる。

ソニーの3D CMOSセンサ

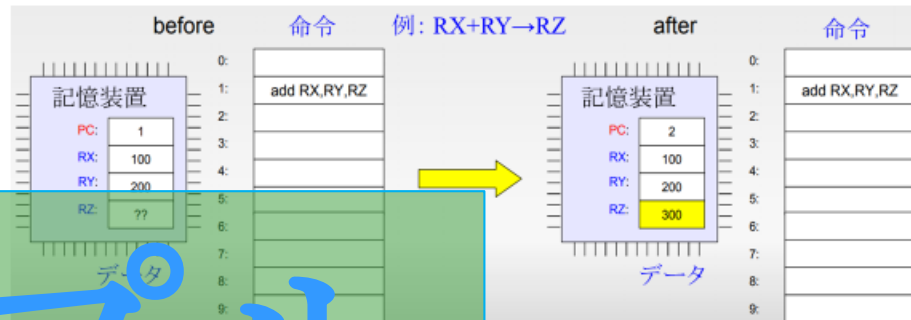


1-2 LSI設計の動向 2021

3.1 計算機の基本動作

1. 記憶装置のアドレス i の命令をCPUに渡す
2. 渡された1命令をCPUが実行
 - I. 実行内容は 四則演算、比較、分岐、データ移動等
 - II. 結果を記憶装置の指定されたアドレス j (下図ではRZ:) に格納
3. 記憶装置のアドレス $i+1$ の命令をCPUに渡す
 - I. 命令が Stop なら終了
 - II. でなければ 2へ

実際には 命令もデータも同じ記憶装置内

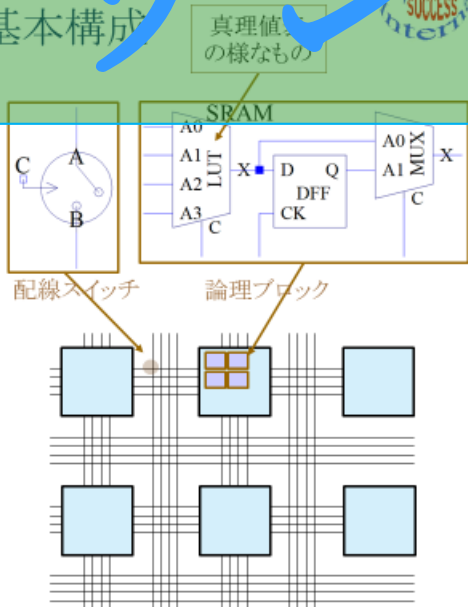


Aug.25.2021

1-3 LSI設計の動向 2021

2.4 FPGAの基本構成

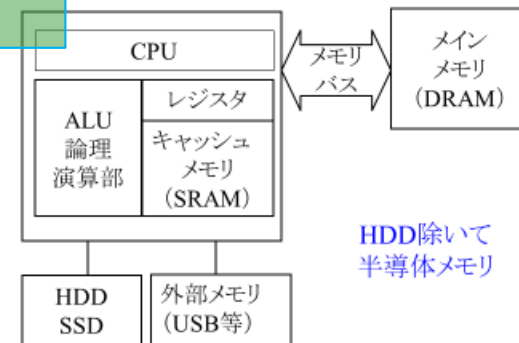
- **FPGA**はゲートアレイとは異なり、配線用のマスクを変更する必要は無い。
- その代わり論理機能と配線を夫々LUTに書き込むデータと配線スイッチで実現する。チップ自体は変わらない。
LUT: Look-Up Table
SRAM: Static Random Access Memory
MUX: Multiplexer
DFF: D Flip Flop, CK: Clock
- これが **Field Programmable** の意味。個別の製造は不要で短期開発が可能。後から不具合を治せるのも利点。
- チップが汎用品の為、実現機能に対して余剰素子・配線が出るのは仕方なし。
- 最近では様々な種類があり、メモリやアナログブロック、プロセッサが作り付けになっているものもある。



1-2 LSI設計の動向 2021

3.2 計算機メモリの構成・使い分け

- 速度/コスト/容量/消費電力/耐久性/サイズ等のトレードオフで様々なメモリ装置が使い分けられている
- **メインメモリ**: プログラムやデータを一時的に蓄えておくCPUの命令で直接アクセスできる装置
- **レジスタ**: 演算や実行状態の保持に用いる最高速な記憶装置
- **キャッシュメモリ**: 高速メモリで使用頻度の高いデータを蓄積して低速なメインメモリへのアクセスを減らす
- **HDD, SSD**: 保存用大容量メモリ。SSDの方が高速で耐久性が高いため、低価格化と共に置き代わりつつある



HDD除いて半導体メモリ

CPU: Central Processing Unit
ALU: Arithmetic and Logic Unit
DRAM: Dynamic Random Access Memory
SRAM: Static Random Access Memory
HDD: Hard Disk Drive
SSD: Solid State Drive
USB: Universal Serial Bus

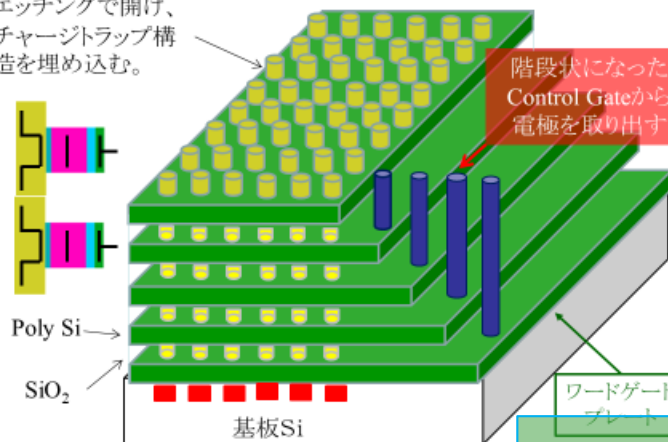
Aug.25.2021

1-2 LSI設計の動向 2021

3.2 3D-NAND BiCS

BiCS: Bit Cost Scalable

数億個のホールをエッチングで開け、チャージトラップ構造を埋め込む。

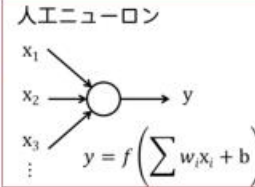
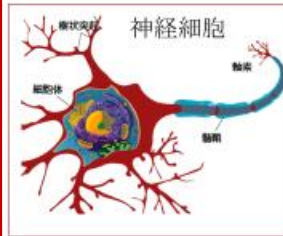


Poly Si/SiO₂のペアを32層(それ以上もある)をCVDで積む。縦にホールを開け、内部にSONOS構造のトランジスタを作ります。

Kioxia BiCS:
従来の2次元NANDフラッシュメモリは、15nm以下の微細化が困難で集積度が上がらない。左図のようにゲート電極となるポリシリコンを多数層積んで、縦にホールを開けてその内面にチャージトラップ型のトランジスタを作製すれば微細化が不要で集積度が上げられる。Tビットのメモリ素子の生産開始が発表されている。

CVD: Chemical Vapor Deposition、化学蒸着
SONOS: Silicon Oxide Nitride Oxide Semiconductor

4.1 GPUの応用 AI



サンプル

3.3 GPUの特徴

- 元々は画像処理用として整数の積和演算を高速に行う数値計算専用回路
 - 生い立ちからIF文の処理が苦手 → 分岐、リスト、ツリーなど苦手
 - 密行列は得意、疎行列は苦手(だった)
 - 浮動小数点演算は苦手(だった)
- だったが、HPC (High Performance Computing) 向けに用途を広げる中で
- 浮動小数点演算器 FP32 や FP64 を組み込み
 - 疎行列への対応も行いつつある

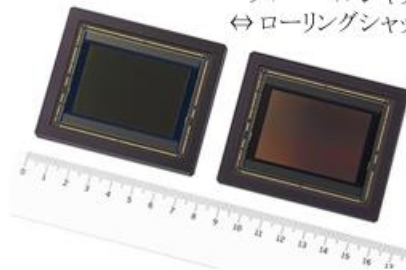
GPUの機能	NVIDIA A100
発売年	2020
FP64 コア数	3456 /GPU
FP64	9.7 T flops
メモリサイズ	40 GB
トランジスタ数	542 億個
GPU ダイ サイズ	826 mm ²
TSMC 製造プロセス	N7 7 nm



4.2 CMOSセンサ 1億超画素、AI搭載

ソニー 2021年3月。有効1億2768万画素の産業機器向け大型CMOSセンサを商品化
IMX661は、産業機器向けとして一般的であるCマウントレンズ対応1.1型イメージセンサーの約10倍の面積となる3.6型(対角56.73mm)の大型の光学サイズに3.45μmの画素サイズを採用し、グローバルシャッター機能を搭載したCMOSセンサ

全体を同時に開閉
= グローバルシャッター
⇔ ローリングシャッター

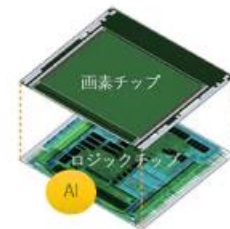


ソニー 2020年5月
AI処理機能を搭載したイメージセンサ

< ロジックチップの主な搭載機能 >

- ✓ 通常のイメージセンサー信号処理
- ✓ 画像処理を行うISP
- ✓ AI処理に特化した独自のDSP
- ✓ AIモデルを保持するメモリー

⇒ 高性能プロセッサや外付けメモリー不要



インテリジェントビジョンセンサーの積層構造イメージ