



半導体設計概論

概要 本講座は、半導体設計に関する基本的な概念や技術を習得することを目的としています。
半導体のデジタル回路、アナログ回路がどのように設計されているのか設計工程の概要を学び、その中の各設計工程について、重要な考慮事項・設計ポイントを理解します。

受講対象
半導体設計に興味がある方であればどなたでも受講可能です。

事前の専門知識は必要ありませんが、高校の数学や物理学の基礎知識があると理解が深まります。



半導体設計概論

到達目標

- 半導体70年の歴史の中でLSIの設計がどのように発展変貌して来たかを理解します。
- システムLSIがどのような機能ブロックから構成されていて、夫々の回路の特徴や果たしている役割を理解します。
- システムLSIを設計するために欠かせない設計ツール、ライブラリ、IPの役割を理解します。

講師から一言

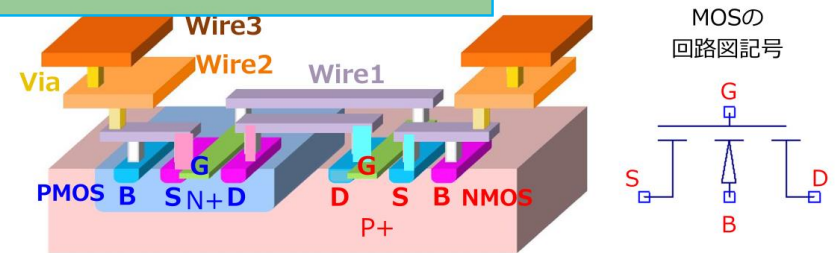
- 半導体に不慣れな人にとっては、聞き慣れない言葉が次々に出てきます。不慣れな方には、本講座は半導体用語に馴染む事が目的と考えて頂ければと思います。



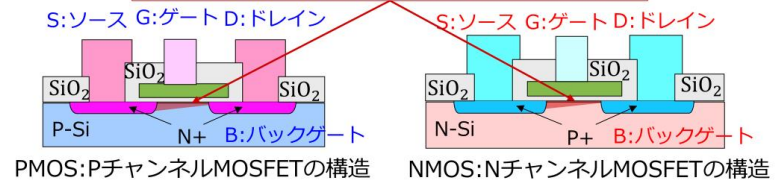
内容

- 1章 半導体の歴史と産業構造
- 2章 半導体設計
- 3章 各種設計カテゴリーの特徴
- 4章 半導体業界の最近の状況
- 5章
- 6章

1.1 CMOS回路の構造

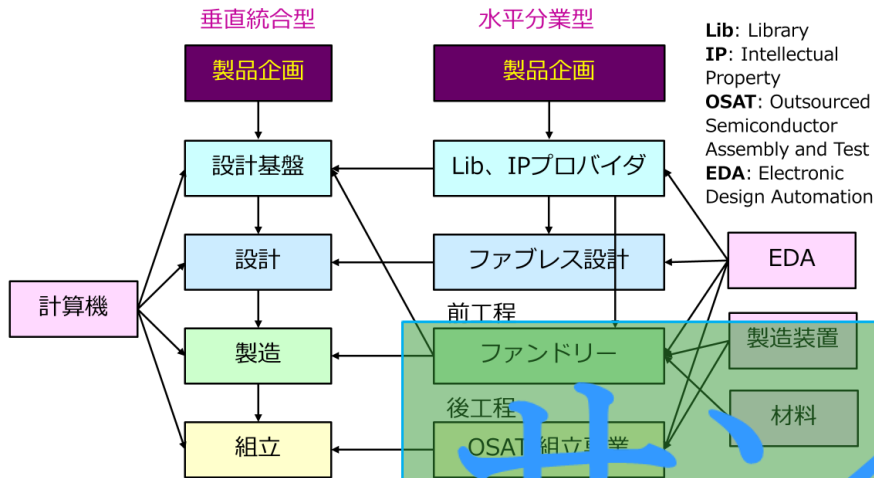


Gの信号でチャンネル抵抗を変化させるスイッチ



1.1 専業会社による分業体制

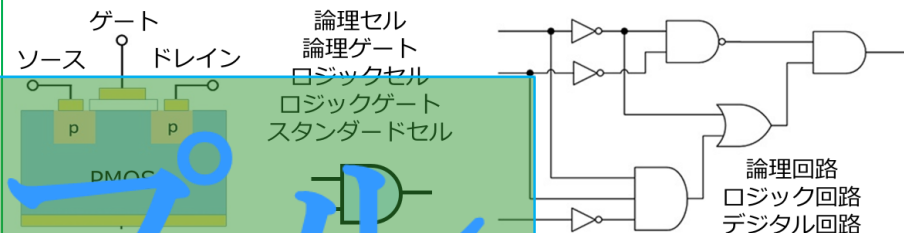
- 垂直統合型 (IBMやかつての日本企業) から 水平分業型 に移行し、かつては顧客だった巨大IT企業が 半導体製品の企画・設計の中心になりつつある。



2.1 半導体設計 紛らわしい言葉達

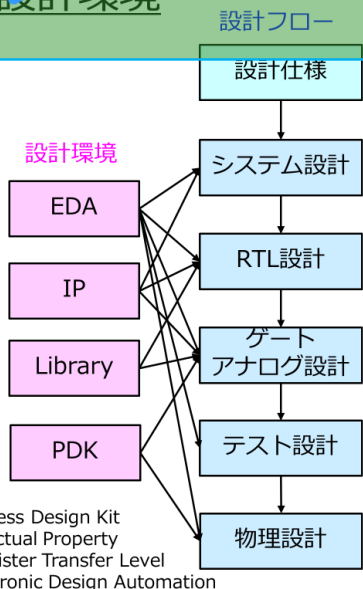
半導体は70年の歴史の中で猛烈な微細化とそれに伴う回路の大規模化 (55年で1億倍) を成し遂げたため、専門用語が次々に誕生すると同時に、その意味も微妙に変化して、混乱し易い一面がある。

- ゲート: MOSTランジスタのゲート端子、論理セル、デジタルセル
- 論理セル、論理ゲート、ロジックセル、ロジックゲート、デジタルゲート
- 基本ゲート/セル、標準ゲート/セル、スタンダードゲート/セル
- 論理回路、ロジック回路、デジタル回路
- VLSI (Very Large Scale IC)、ULSI (Ultra Large Scale IC)、LSI (Large Scale IC) 所詮は相対的な表現なので、今はLSIとしか言わない。
- System LSI と SoC (System on a Chip) は 大雑把には同じ。



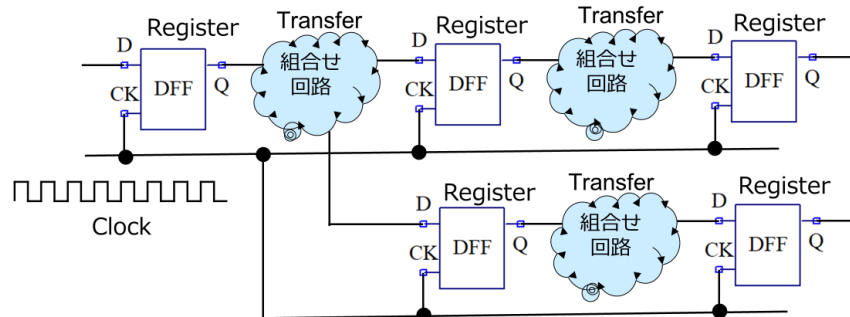
2.1 設計フローと設計環境

- 60年前は一人で設計していたが、
- 現在の大規模複雑なLSIの設計を実現するには、図示するような各箱に相当する設計チームの分業体制が必須である。これら各箱を **全て一人でこなせる人はもはやいない**。
- 前章で示した様に、**搭載Tr数は55年で1億倍** となり **設計効率は55年で500万倍** に上げる必要があった。
- これを実現するためEDAを使っでの設計革新が何回も起こり、**ほぼ10年で100倍の効率化**を現在も継続している。これは基本的には設計のレベルを上位に持ち上げ、下位を自動設計することで実現して来た。
- 現在の設計には、それを支える **EDA、IP、Library、PDK** の存在が欠かせない。これらをまとめて**設計環境 (Design Environment)** と呼ぶ。



2.2 RTL設計

- 現在の**大規模デジタル回路は、ほぼ全て同期式**である。具体的には**DFF (D-type Flip Flop)** と言う1ビット記憶素子が、**クロック信号の立上りでデータ**を取り込む。
- クロック1周期の間に**DFF間の組合せ論理回路がデータ処理**を行う。
- このレベルを RTL: Register (DFF) Transfer (組合せ回路) Level と呼ぶ。
- 現在ではRTL記述は上位のシステム記述から高位合成される。

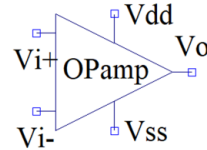


2.2 アナログ設計

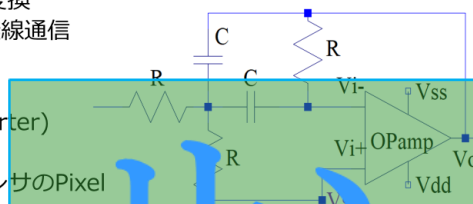
ICの開発はアナログ回路からスタートしたが、半導体の発展の中でデジタル回路に置き換えられるDSP (Digital Signal Processing) 化が大きく推進した。しかしながら、人間を含む自然界がアナログなので、どうしてもアナログ回路が必要な部分は無くなることはない。以下に代表的なアナログ回路を示す。

- OPアンプ (Operational Amplifier)
- アナログフィルタ
- DCDCコンバーター： 直流電圧変換
- RF回路 (Radio Frequency)： 無線通信
- 高速IF (インターフェース)
- AD、DA変換器
- (ADC: Analog to Digital Converter)
- PLL (Phase Locked Loop)
- メモリ センスアンプ、CMOSセンサのPixel

代表的なアナログ回 OP Amp
Operational Amplifier



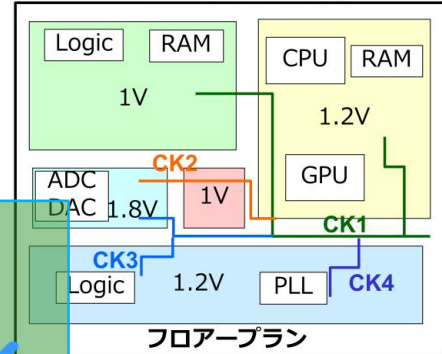
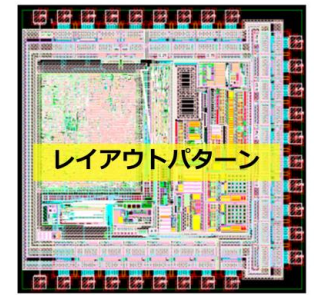
アナログフィルタの例
バンドパスフィルタ



2.2 物理設計

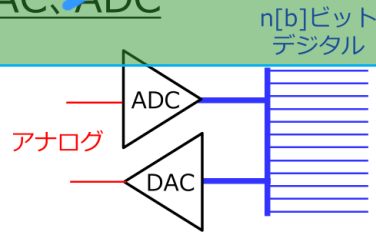
物理設計 (Physical Design) の役割は、ゲートレベルの回路接続情報からマスク作成用のレイアウトパターンを作成する事であり、レイアウトの妥当性の確認も含まれる。以下の手順がある。

1. フロアプラン
右下の様にLSI内でLSIの入出力端子、電源領域や機能ブロックをどの様に配置するか、概略を決める。
2. 配置
具体的に詳細な配置を決める。
3. 配線
全てのブロック間を配線する。
4. レイアウト検証
ゲートレベルの回路とレイアウトが一致しているか、製造ルール違反をしていないか検証する。
5. サインオフ
寄生素子を抽出し、その状態で電力、遅延の制約違反が無いを確認する。



2.3.2.2 DAC、ADC

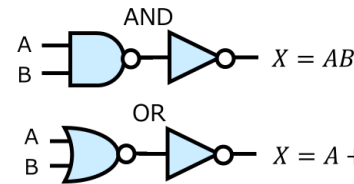
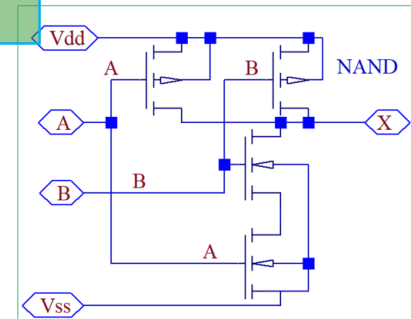
DAC (Digital to Analog Converter) と ADC (Analog to Digital Converter) は現在のLSI設計では不可欠の回路である。1本のアナログ信号とn[b]ビットのデジタル信号を相互に変換する。



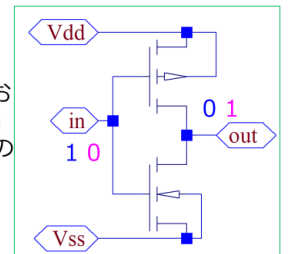
項目	デジタル	アナログ
信号	数値データ、離散量 (整数)	電圧、電流等 連続量 (実数)
データ線	精度を上げるため巨大化	必要最小量
自然界との入出力	アナログ⇄デジタル変換必要	入出力は基本アナログ、そのまま
設計手法	高度に自動化・高効率化	職人業が必要 自動化遅れている
デバイス利用効率	各素子は1と0を扱う、低い	連続量を扱い素子当たりの効率高い
回路規模	1000億MOSもあり	1万MOSでも大変
微細化	容易、多大な恩恵	小さく出来ず恩恵薄い
ノイズ耐性	強い、コピー劣化無し 誤り訂正可能	弱い、コピーで劣化 記録媒体自体も劣化
通信、伝送	デジタル通信でも変復調には高度なアナログ技術が必要	
内部処理	データ処理、数値演算処理	回路動作
ソフトウェア化	容易	不可 DSP化は可能

2.3.3.1 LSIでは INV, NAND, NOR が基本

- 前項でも触れた様に、LSIにおける基本ゲートは INV, NAND, NOR である。
- 例としてNANDのMOSトランジスタ回路を右上図に示す。AとBの両方が1の時だけ Xが0になる。
- LSIの回路としては入力を反転(否定)する方が最小トランジスタ数で構成出来、自然である。
- ブール代数の基本であるAND, ORは左下図の様に簡単に作れる。
- ただし、INVの分だけ2個余計にMOSが必要なので、LSI内部では NANDとNORを基本とした回路設計を行う。

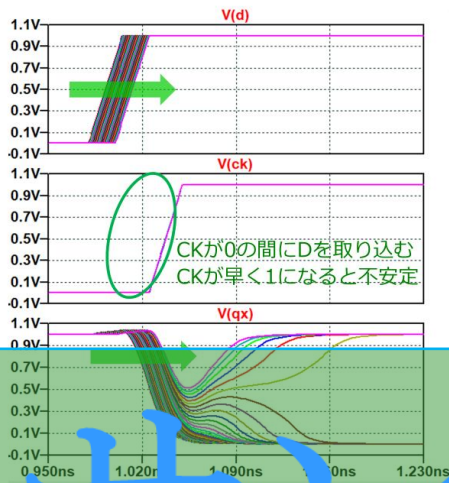
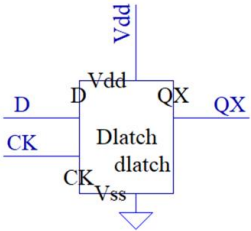


CMOS回路において、outがinの反転になるのは自然な動作



2.3.3.1 順序回路 D-Latch

- Dの変化点とCKの変化点が近いと動作が不安定になる
⇒ **タイミング検証のポイント**
- Dのタイミングをずらせて、この様子をSpiceシミュレーションした。



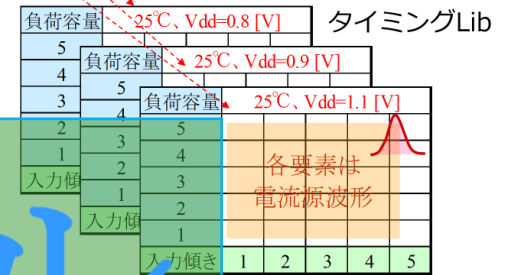
2.3.3.2 ライブラリ 遅延情報

膨大な組み合わせ

セル	OUT	IN	Temp	Vdd
INV	O	A	25°C	...
AND2	O	A1	25°C	0.8
		A2		0.9
	A1	O	90°C	1.1
				0.8
	A2	O	90°C	0.9
				1.1

- セルライブラリが持つセル特性情報の中で最重要なのが**遅延(現在は電流波形)テーブル**である。これは各セルの入カピン⇒出カピンの全ペアに対して、入力信号の傾き(変化速度)と負荷容量の組合せに対して遅延波形テーブルを作る。無論、電圧、温度条件の違いにも対応が必要で膨大な数になる。

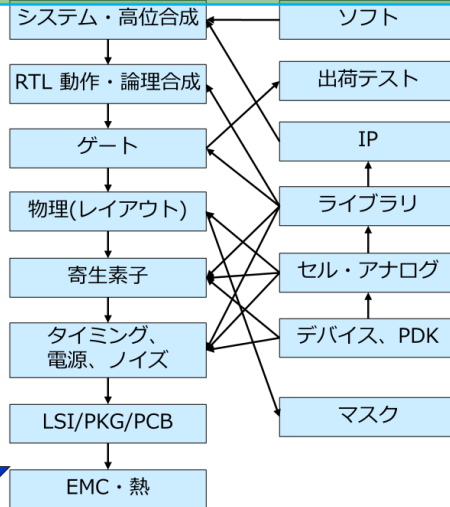
概算例：温度数×電圧数×セル数×モード数×
入力ピン数×出力ピン数×内部状態数
=4×5×1000×3×4×3×2=144万



2.4 機能の拡張と新規開発、ツールの増加

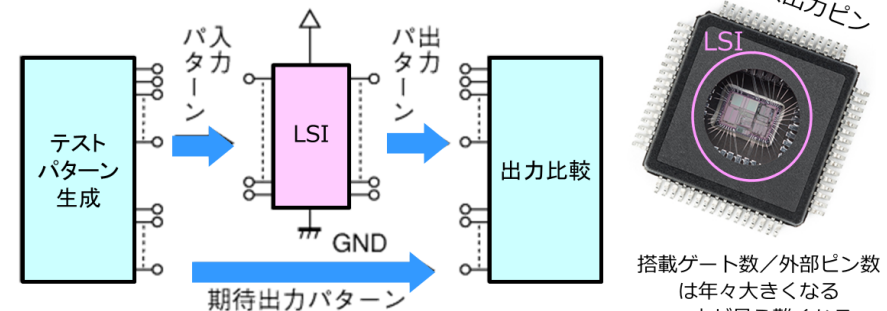
- デバイス開発
- セル・アナログ設計
- ロジック設計
- PDK、ライブラリ設計
- RTL設計、動作・論理合成
- テスト設計
- IP設計
- 物理設計(レイアウト)
- 寄生素子抽出
- タイミング検証
- 電源、ノイズ検証
- マスク作成
- システム設計、高位合成
- LSI/PKG/PCB統合
- EMC・熱検証
Electro Magnetic Compliance
電磁適合性

下位から上位へ発展



2.4.3 テスト設計

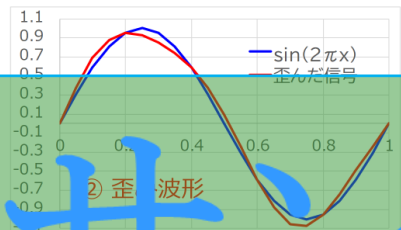
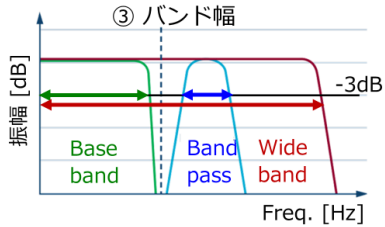
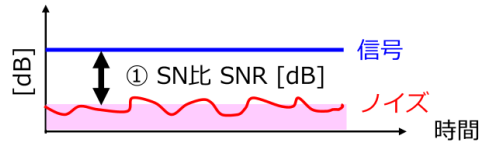
- LSI設計の中でテスト設計は少々異色である。LSI設計自体は間違っていないことを前提として、**製造時の故障を出荷テスト**で弾き出す為のテストパターンを作る。
- 詳しい説明は後章に譲るが、LSIにテストパターンを入れ、出力パターンが期待値パターンと一致するか比較して不良を見つける。
- 現在の巨大なLSIを限られた入出力ピンで検査するには膨大な時間がかかるので様々な時間短縮の工夫がされている。



3.1 アナログ

- 一方アナログの性能指標は
 - ① ノイズ性能 (Noise Performance) SNR (Signal-to-Noise Ratio) 、 SFDR (Spurious Free Dynamic Range 不要信号の抑制) 等。
 - ② 歪み (Distortion) THD (Total Harmonic Distortion) 、 DNL (Differential Nonlinearity) 、 INL (Integral Nonlinearity) 等
 - ③ 帯域幅 (Bandwidth)
 - ④ 電力効率 (Power Efficiency)

④ 電力効率 = $\frac{\text{出力電力}}{\text{総電力}}$



3.2 プロセッサ DSP (Digital Signal Processor)

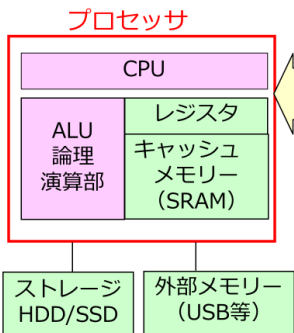
DSPの発展で、それまでアナログ回路で行っていた各種信号処理が、遥かに高精度、高速に出来るようになった分野もある。無論、その前後には ADC と DAC が必要である (下図)。その恩恵は我々の身近にも数多くある。

- オーディオ処理
音声圧縮、ノイズ除去、エコーキャンセル 等。スマホ、MP3プレーヤー…
- 画像処理
画像のフィルタリング、エッジ検出、モーション検出 等 TV、モニター、映画、ゲーム、医療機器、自動車、ロボット…
- 通信処理
信号の変調、復調、エラー修正、圧縮 等 モデム、無線LAN、携帯電話…



3.2 CPU

- 伝統的なノイマン (John von Neumann) 型計算機の典型的な構成を左下図に示す。汎用プロセッサと言えはCPUの事である。
- CPUは猛烈な勢いで性能を上げて来たが、構成する基本的な回路に大きな変化はなく、右下表の様な規模の拡大と高速化をひたすら追求して来た。プロセッサの設計会社は、この2点での性能競争に没頭して来たと言える。
- 周波数競争は終焉。現在、最大5G[Hz]程度。新たな競争はCPUコア数

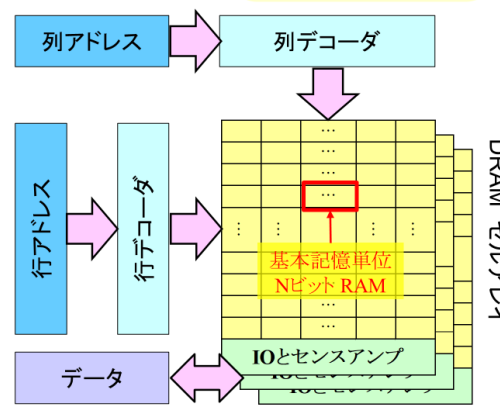
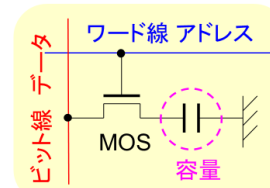


年代	CPUコア数
1970~2000	1, 2
2000~2010	2, 4
2010~2020	4, 8
2020~	8, 16, 32, 64, 128

年代	ビット数 [b]	メモリー容量 [B]	周波数 [Hz]
1970~1980	4, 8	数十K~数M	数M
1980~2000	16, 32	数十M~数百M	数十M~数G
2000~2010	64	数G~数十G	数G
2010~	64	数百G~数T	数G

3.3 メモリ DRAM

- メモリはCPUと共に計算機の主要構成要素として発展して来た。
- 右上にDRAM(Dynamic Random Access Memory)の1ビット分の回路を示す。この単純なメモリセルを右下の様に大量にアレイ状に接続したのがメモリである。
- 他のタイプのメモリもセルの回路は異なるが、その構成方法は全て同じである。
- メモリ設計においてもPDA積の低減が大目標で、セル面積の削減、アクセス速度の向上、消費電力の削減を競い合っている。



例 10Gbit = 10¹⁰bit = 10⁵ × 10⁵